

## 技術詞彙表

本詞彙表載有本文件所用若干技術詞彙的解釋。因此，該等詞彙及其涵義未必與該等詞彙的標準行業涵義或用法一致。

「±」	指	表示「加或減」的符號
「mΩ」	指	毫歐，電阻單位
「μm」	指	微米
「1P1M」或「2P2M」或「3P3M」	指	「P」代表聚醯亞胺層的數量，「M」代表金屬層的數量
「2.5D/3D」	指	通過中介層(2.5D)或垂直堆疊(3D)以電連接多顆芯片的封裝方法
「3D NAND」	指	三維NAND閃存，一種非易失性存儲技術，其存儲單元在多層垂直堆疊
「第三代」	指	根據弗若斯特沙利文的資料，涵蓋QFN、BGA及WLP在內的第三階段封測技術
「第四代」	指	根據弗若斯特沙利文的資料，涵蓋SiP及Bumping在內的第四階段封測技術
「第五代」	指	根據弗若斯特沙利文的資料，涵蓋2.5D/3D、TSV、扇外型等在內的第五階段封測技術
「5G」	指	第五代移動通信技術
「ANSI/ESD S20.20」	指	由美國國家標準學會及靜電放電協會制定的一項標準，用於管理及減輕靜電放電對電子設備的影響
「ABF」	指	味之素積層膜(Ajinomoto Build-up Film)，用於半導體封裝的高性能絕緣材料
「Ag」	指	銀的化學符號
「AI」	指	人工智能

---

## 技術詞彙表

---

「BGA」	指	球柵陣列
「Bin」	指	用於根據性能及測試結果對單顆芯片進行分類的類別
「藍牙」	指	允許設備通過無線電波交換數據的短距離無線通信技術
「芯片上製作凸點」	指	在芯片表面製作焊球或金屬凸塊以實現與另一塊基板的電氣和機械連接的工藝
「複合年增長率」	指	複合年增長率
「CAPIc」	指	晶粒及先進封裝技術平台
「芯片」	指	包含用於在設備中執行電子功能的集成電路的矽片
「芯粒」	指	一種模塊化集成電路，設計用於與其他芯粒在單個封裝中組合
「COWOS-S/L」	指	Chip-on-Wafer-on-Substrate (硅／局部硅互連)，一種在中介層和基板上堆疊芯片的方法，用於高性能封裝
「Cu」	指	銅的符號
「CPU」	指	中央處理器
「CPO」	指	光電共封裝(Co-Packaged Optics)，一種將光學和電子元件集成在同一封裝體內的封裝技術
「DC」	指	直流電
「裸芯片」	指	封裝前從晶圓上切割的一個單芯片
「DSmSiP」	指	雙面模封系統級封裝
「雙面部分塑封」	指	雙面部分塑封，使用選擇性成型技術保護特定區域
「邊緣AI」	指	直接在本地設備上使用人工智能而不需要使用雲

---

## 技術詞彙表

---

「EMI」	指	電磁干擾
「eWLB」	指	嵌入式晶圓級球柵陣列
「無晶圓廠」	指	並無擁有晶圓製造工廠且只專注於設計的半導體設計公司
「扇入型」	指	所有電氣連接都限制在芯片封裝內的封裝方法
「扇外型」	指	一種封裝方法，連接點從芯片表面以扇外型佈局延伸，以實現更多外部電氣連接
「FC」	指	芯片面朝下貼裝在基板上的封裝方法
「FOCT-S」	指	硅基轉接板扇出互聯技術(Fan-Out Connected Tech-Silicon)
「FOCT-L」	指	硅中介層轉接板扇出互聯技術(Fanout Connected Tech-Local Silicon Interconnect)
「頻率」	指	功率電子器件的運行速率
「晶圓代工廠」	指	專門生產及製造集成電路領域芯片的製造商
「GaN」	指	氮化鎵
「GPU」	指	圖形處理器
「HBM」	指	高頻寬記憶體
「HBM3/HBM3e」	指	第三代HBM
「HPC」	指	高性能計算
「I/O」	指	輸入接收數據，輸出發送數據
「IATF16949」	指	國際汽車工作組與ISO編製的國際汽車行業質量管理體系技術規範

---

## 技術詞彙表

---

「IDM」	指	整合器件製造商，負責半導體設計、製造、封裝及測試的公司
「集成電路」或「IC」	指	一種具有特定電路功能的結構，通過一系列的半導體製造工藝，將多個晶體管、電阻、電容器及其相互連接的佈線集成到一個半導體芯片上而形成
「中介層」	指	作為一個特殊的載板，用來連接多顆晶片以及其他元件，位於裸晶與傳統封裝基板之間，利用重佈線層實現晶片間的精密連接
「IPD」	指	集成無源器件，即嵌入在單個基板中的小型化電阻器、電容器和電感器
「ISO」	指	國際標準化組織
「ISO 14001」	指	ISO發佈的環境管理體系
「ISO 45001」	指	ISO發佈的職業健康與安全管理體系
「ISO 50001」	指	ISO發佈的能源管理體系
「ISO 9001」	指	ISO發佈的國際質量管理體系
「IoT」	指	物聯網
「LDFO」	指	低密度扇出
「LGA」	指	柵格陣列
「LPDDR」	指	低功耗雙倍數據速率，一種針對移動和嵌入式設備優化的易失性存儲器
「模組」	指	包含集成電路或其他電子元件的封裝元件，用於構建更大的系統或設備
「摩爾時代」	指	半導體根據摩爾定律取得進步，晶體管密度大約每兩年翻一番的時期

---

## 技術詞彙表

---

「Ni」	指	鎳的化學符號
「OLGA」	指	光學柵格陣列封裝
「OSAT」	指	委託半導體封裝與測試
「封裝」	指	通過一系列工藝程序將半導體裸芯片（集成電路）轉變為最終封裝芯片產品的過程，同時提供物理保護、電氣連接和熱管理
「PCB」	指	印刷電路板
「PCT」	指	專利合作條約
「Pi」	指	聚醯亞胺
「Post Bump-CP」	指	Bumping後晶圓探針測試(post-Bumping chip probing)，Bumping階段後進行的測試過程
「Pre Bump-CP」	指	Bumping前晶圓探針測試(pre-Bumping chip probing)，Bumping階段前進行的測試過程
「PVD」	指	物理氣相沉積
「QFN」	指	方形扁平無引腳
「研發」	指	研究及開發
「RDL」	指	重佈線層
「RF」	指	射頻
「SiP」	指	系統級封裝
「Sn」	指	錫（一種銀白色金屬）的化學符號
「SoC」	指	系統芯片
「SOT」	指	小外形晶體管，一種用於晶體管及其他小型半導體的緊湊型表面貼裝封裝
「平方米」	指	平方米

---

## 技術詞彙表

---

「基板」	指	在芯片及印刷電路板之間提供機械支撐及電氣連接的基材
「測試」	指	利用專業測試設備，對半導體的電氣性能、功能完整性、可靠性及環境適應性進行測試，以篩選出合格產品並消除有缺陷的產品的過程
「TGV」	指	玻璃通孔 (Through-Glass Via)，通過玻璃基板形成垂直電互連
「TMV」	指	塑封通孔 (Through-Mold Via)，通過半導體封裝的塑封材料形成的垂直互連結構
「TSV」	指	矽通孔 (Through-Silicon Via)，一種穿過矽晶圓或裸芯片的垂直電氣連接
「TXV」	指	晶圓襯底通孔 (Through-X-Interposer Via)，一種垂直互連技術，可通過玻璃或矽等中介層材料實現高密度電氣連接
「UBM」	指	凸點下金屬化層
「晶圓」	指	用於製造集成電路及其他微電子元件的半導體材料薄片
「WB」	指	引線鍵合
「可潤濕側翼」	指	表面貼裝元件上經過處理的端子邊緣，允許可見的焊盤潤濕
「WLP」	指	晶圓級封裝
「X-Sip」	指	擴展系統級封裝